

Министерство образования и науки Российской Федерации

ФЕДЕРАЛЬНОЕ ГОСУДАРСТВЕННОЕ БЮДЖЕТНОЕ
ОБРАЗОВАТЕЛЬНОЕ УЧРЕЖДЕНИЕ ВЫСШЕГО ОБРАЗОВАНИЯ
«САРАТОВСКИЙ НАЦИОНАЛЬНЫЙ ИССЛЕДОВАТЕЛЬСКИЙ
ГОСУДАРСТВЕННЫЙ УНИВЕРСИТЕТ ИМЕНИ Н.Г.
ЧЕРНЫШЕВСКОГО»

Кафедра физики твердого тела

РАЗРАБОТКА МИКРОКОМПЬЮТЕРА С ПРОГРАММНЫМ СТЕКОМ
АВТОРЕФЕРАТ БАКАЛАВРСКОЙ РАБОТЫ

студента 4 курса

направления 11.03.04 «Электроника и наноэлектроника»
факультета нано- и биомедицинских технологий

Федотова Александра Анатольевича

Научный руководитель

профессор, д.ф.-.м.н.

должность, уч. степень, уч. звание

подпись, дата

А.А. Семенов

инициалы, фамилия

Зав. кафедрой

профессор, д.ф.-.м.н.

должность, уч. степень, уч. звание

подпись, дата

Д.А. Усанов

инициалы, фамилия

Саратов, 2018

Введение. В работе был разработан прототип троичного компьютера, но авторами разработки не был удовлетворительно реализован аппаратный стек возврата из подпрограмм.

Возврат из подпрограмм для упрощения конструкции осуществлялся по фиксированным адресам.

Актуальность данной темы заключается в том, что стек является аппаратно затратным устройством поэтому в простых конструкциях представляет интерес выполнить его упрощённо, или опробовать бесстековые механизмы. Поэтому **целью данной работы являлось исследование возможности организации стека программным способом при ограниченных аппаратных возможностях.** Последнее обусловлено тем, что в конструкции процессора предполагается использование экспериментальных микросхем троичной логики в качестве элементной базы.

В конце работы представлены результаты моделирования. Для моделирования схемы был использован программный пакет моделирование предназначенный для изучения, разработки и отладки цифровых и аналоговых систем, использующихся при организации лабораторных работ по дисциплинам: «Микропроцессорные системы» и «Схемотехника ЭВМ». Данный пакет содержит в себе библиотеку элементов, которая включает в себя набор цифровых логических элементов, эмуляторы внешних устройств, средства программной и аппаратной отладки исследуемых устройств.

Составляющие микропроцессора.

Арифметико-логическое устройство (АЛУ) реализует арифметические (сложение, вычитание) и логические (сравнение, И, ИЛИ) операции над двумя числами и выдает результат операций.

Регистры (Р) или блок регистров предназначены для хранения и выдачи команд (регистр команд), адресов (регистр адресов) и данных (аккумулятор). Устройство управления (УУ) служит для преобразования команд, поступающих из регистров и внешнего запоминающего устройства (ЗУ), в сигналы, непосредственно воздействующие на все элементы ИП и стимулирующие выполнение команд. Все блоки МП связаны между собой и с внешними устройствами тремя шинами: шиной данных (ШД), шиной адресов (ША) и шиной управления (ШУ).

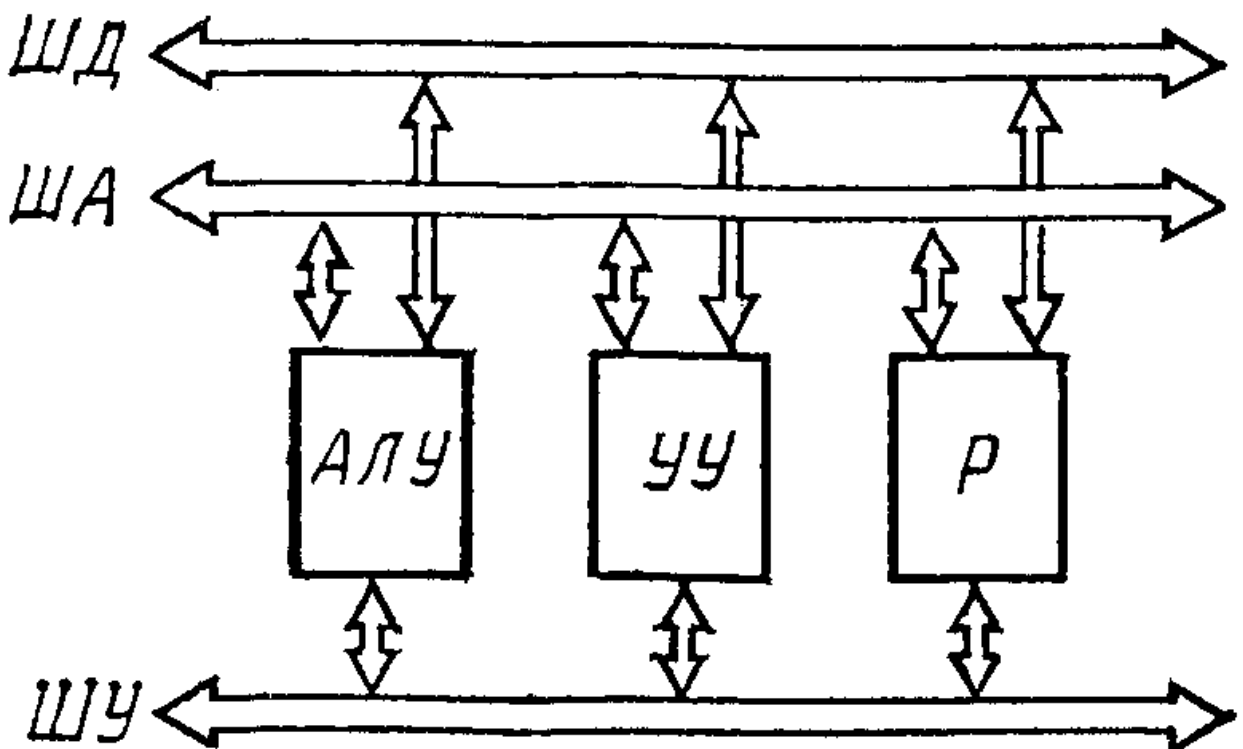


Рис. 1 обобщенная структура микропроцессора (МП)

Элементная база

Микросхема КМ155ИПЗ (74181) — четырехразрядное, скоростное АЛУ. Оно может работать в двух режимах, выполняя либо 16 логических, либо 16 арифметических операций. Для получения максимального быстродействия при обработке длинных цифровых слов в схеме АЛУ присутствует внутренняя СУП.

На входы А0—А3 (активные уровни — низкие) подается четырехразрядное слово А (операнд А), на входы В0—В3— аналогичное слово-операнд В. Арифметико-логическое устройство К155ИПЗ, КМ155ИПЗ (74181) имеет четыре входа выбора S0 — S3 с помощью которых можно выбрать 2⁴=16 функций устройства. Реально число этих функций в 2 раза больше: с помощью входа М (modecontrol) переключаются режимы и АЛУ выполняет либо 16 арифметических операций, либо генерирует 16 логических функций двух переменных.

На входе Сп принимается входной сигнал переноса. Результат выполнения одной из 32 выбранных функций АЛУ появляется на выходах F0 — F3 (активные уровни — низкие). На выходе выделяется сигнал переноса (после четырех разрядов). Этот сигнал подается на вход Сп следующего АЛУ при составлении схем АЛУ большей емкости. Микросхемы К155ИПЗ, КМ155ИПЗ (74181) имеют три вспомогательных выхода: А=В — выход компаратора, отображающий равенство операндов (выход имеет открытый коллектор), G — выход генерации переноса, P — выход распространения переноса. Выходы G и P имеют активные низкие уровни.

Микросхемы К155ИПЗ, КМ155ИПЗ управляются параллельными входами выбора S0—S3 и входом управления режимом М. Если на входе М напряжение высокого уровня, запрещаются все внутренние переносы и прибор будет исполнять логические операции поразрядно. При напряжении

низкого уровня на входе M переносы разрешаются и будут выполняться арифметические операции над двумя четырехразрядными словами. За счет полной внутренней СУП сигнал переноса на выходе C_{n+4} появляется при каждом входном сигнале переноса, поступившем на вход. Для организации переноса между корпусами АЛУ, объединяемыми в многоразрядную схему, используются выходы P и G . Данные, появляющиеся на них, не зависят от состояния входа переноса C_n .

На выходе компаратора, т.е. на выходе отображении эквивалентности $A=B$, будет напряжение высокого уровня, если на всех четырех выходах F оказались высокие логические уровни. Этот выход применяется для отображения логической эквивалентности четырехбитных слов, если АЛУ работает в режиме вычитания. Выход $A=B$ имеет открытый коллектор, что дает возможность объединить несколько таких выходов по схеме "проводочное И". Таким способом можно сравнивать слова, длина которых превышает 4 бит. Сигнал выхода $A=B$ можно использовать совместно с сигналом C_{n+1} , для выяснения соотношения: $A>B$ или $A<B$.

Арифметическое-логическое устройство может работать с высокими или низкими активными логическими уровнями. В зависимости от этого меняются знаки инверсии на входах и выходах, а также получаются различные таблицы соответствия логических и арифметических функций кодам выбора функции, (входы S_0-S_3).

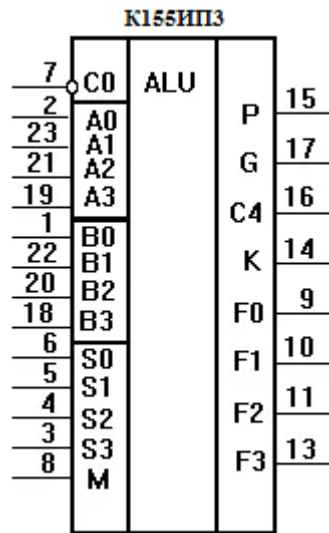


Рис. 2 Микросхема K155ИП3

Архитектура

С целью исследования альтернативных методов построения бесстековых процессоров, мной была смоделирована схема 4-битного процессора с программной организацией стека. То есть исследуемая схема не содержала не каких аппаратных средств поддержания механизма возврата, архитектура такого процессора представлена ниже.

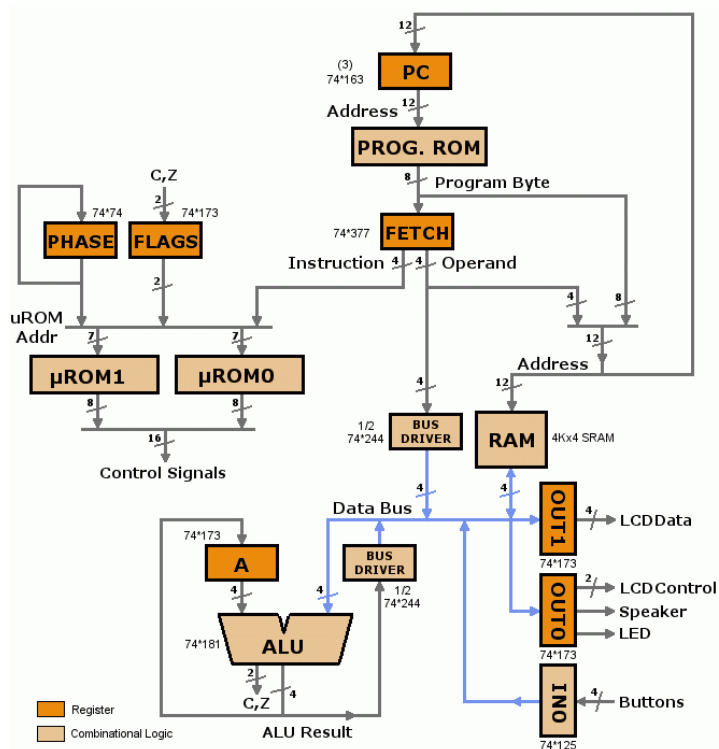


Рис.3 Архитектура бесстекового 4-битного процессора.

Программный счетчик (PC) предоставляет адрес для программной памяти которая в свою очередь передаёт адрес в регистр Fetch. Каждое ПЗУ микрокоманд выводит свой набор восьми сигналов в управления.

Моделирование

Для моделирования рабочей схемы нашего микропроцессора был использован программный пакет моделирования, позволяющий проанализировать работу сконструированной микропроцессорной системы.

Для этого укажем адрес по которому микрокомпьютер будет хранить данные. После этого подпрограмма будет выполняться до инструкции возврата с каждым следующим разом это значение будет увеличиваться на 1.

```
...
debounce:
in #PORT_BUTTONS          /загрузить данные
cmpm NEW_BUTTON_STATE    /сравнение
jnz wait_for_button      /переход к состоянию ожидания нажатия
кнопки
ldDEBOUNCE_COUNTER_0     /загрузить из памяти значение
addi #-1                  /уменьшить значение на 1
st DEBOUNCE_COUNTER_0    /записать из регистра в память с
использованием индекса Z
jcdebounce               /переход к подпрограмме deboune
ld DEBOUNCE_COUNTER_1    /загрузить из памяти значение
addi #-1                  /уменьшить значение на 1
st DEBOUNCE_COUNTER_1    /записать из регистра в память с
использованием индекса Z
jc debounce             /переход к подпрограмме deboune
ld DEBOUNCE_COUNTER_2    /загрузить из памяти значение
addi #-1
```

```
st DEBOUNCE_COUNTER_2
```

```
jcdebounce
```

...

В коде в памяти ПЗУ заранее прописывается фраза которую будут выводить на экран, после чего на неё ссылаются при помощи команд (показано для вывода 1 символа на экран):

...

```
stLCD_BUFFER_INDEX      /переходкподпрограмме
jnz +
ldLCD_BUFFER            /загрузка из буфера
jmplcd_write_nibble     /переход к подпрограмме для вывода
+   cmpi #1              /установка дисплея на 1 пикселе
jnz +                   /переход к подпрограмме +
ldLCD_BUFFER+1          /считывание данных из буфера для вывода
буквы из буфера
jmplcd_write_nibble     /переход к выводу на экран
```

...

После чего происходит переход к подпрограмме вывода на экран:

...

```
lcd_write_nibble:
out #PORT_LCD           /настройка выходного порта
ld LCD_CONTROL_STATE
out #PORT_CONTROL      /НастройкаRS
    _ori #1             /установитьбит =1
out #PORT_CONTROL
    _andi #$E          /отчистить 1 бит
out #PORT_CONTROL
lit #15
-   addi #0            /нетоперации
```



```
addi #-1          /уменьшить на 1
jc -             /проверка на отрицательный результат
ldLCD_BUFFER_INDEX /уменьшить индекс буфера
addi #-1
jc lcd_write_buffer
```

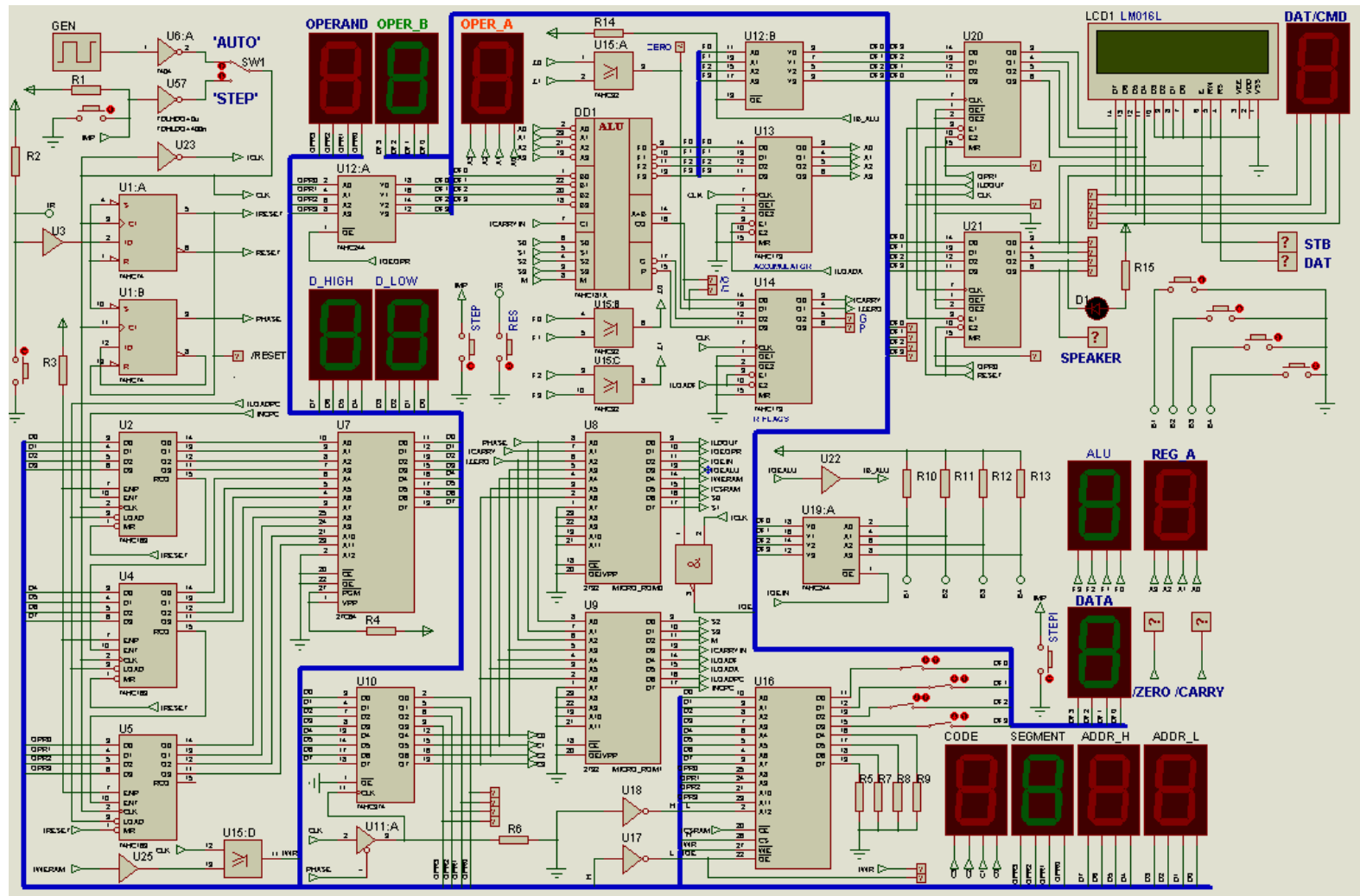


Рис. 4 Схема электрическая принципиальная микропроцессорной системы со встроенным LCD дисплеем.

ЗАКЛЮЧЕНИЕ

В результате проделанной работы была разработана модель микрокомпьютера с программным стеком. Результаты исследования показали работоспособность данного метода при вызове подпрограммы. Было выяснено что при снижении быстродействия метод, тем не менее, позволяет упростить аппаратную составляющую микропроцессора.

Данное техническое решение может применяться в микроконтроллерах с неизменной программой и при разработке оригинальных процессоров с целью снижения аппаратных затрат.

